

3 / Priority  
Doc.  
E. Willis  
9-14-00

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

ATTORNEY DOCKET NO. 048369/0117

Applicant: Yuji YAMAMOTO et al.

Title: LIQUID-CRYSTAL DISPLAY PANEL AND METHOD FOR  
MANUFACTURING SAME

Appl. No.: 09/594,721

Filing Date: 06/16/2000

Examiner: Unassigned

Art Unit: Unassigned

**CLAIM FOR CONVENTION PRIORITY**

Assistant Commissioner for Patents  
Washington, D.C. 20231

Sir:

The benefit of the filing date of the following prior foreign application filed in the following foreign country is hereby requested, and the right of priority provided in 35 U.S.C. § 119 is hereby claimed.


In support of this claim, filed herewith is a certified copy of said original foreign application:

Japanese Patent Application No. 11-171294 filed June 17, 1999.

Respectfully submitted,

September 1, 2000  
Date

FOLEY & LARDNER  
Washington Harbour  
3000 K Street, N.W., Suite 500  
Washington, D.C. 20007-5109  
Telephone: (202) 672-5407  
Facsimile: (202) 672-5399

  
Res No 41514  
David A. Blumenthal  
Attorney for Applicant  
Registration No. 26,257

日 本 国 特 許 庁

PATENT OFFICE  
JAPANESE GOVERNMENT

Yamamoto et al.  
048396/0117

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

1999年 6月17日

出 願 番 号

Application Number:

平成11年特許願第171294号

出 願 人

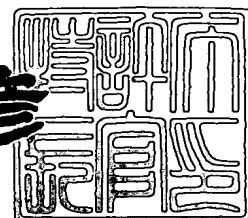
Applicant (s):

日本電気株式会社

2000年 3月17日

特許庁長官  
Commissioner,  
Patent Office

近 藤 隆 彦



出証番号 出証特2000-3017614

【書類名】 特許願

【整理番号】 76110163

【提出日】 平成11年 6月17日

【あて先】 特許庁長官 伊佐山 建志 殿

【国際特許分類】 G02F 1/133

【発明の名称】 液晶表示パネル及びその製造方法

【請求項の数】 9

【発明者】

    【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

    【氏名】 山本 勇司

【発明者】

    【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

    【氏名】 岡本 守

【発明者】

    【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

    【氏名】 坂本 道昭

【発明者】

    【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

    【氏名】 渡邊 貴彦

【発明者】

    【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

    【氏名】 井原 浩史

【発明者】

    【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

    【氏名】 吉川 周憲

【発明者】

    【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

    【氏名】 中田 慎一

【特許出願人】

【識別番号】 000004237

【氏名又は名称】 日本電気株式会社

【代理人】

【識別番号】 100070530

【弁理士】

【氏名又は名称】 畑 泰之

【電話番号】 03-3582-7161

【手数料の表示】

【予納台帳番号】 043591

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9603496

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶表示パネル及びその製造方法

【特許請求の範囲】

【請求項1】 液晶表示パネルを構成する複数個の画素部の少なくとも一部の画素に於ける透明電極側の基板上に形成された複数層の膜の膜厚のバラツキが小さい部分に柱状のスペーサを配置形成せしめた事を特徴とする液晶表示パネル。

【請求項2】 当該画素部に於ける膜厚のバラツキが小さい部分は、コンタクトホールである事を特徴とする請求項1記載の液晶表示パネル。

【請求項3】 当該柱状スペーサは、透明電極膜上に形成されている事を特徴とする請求項1又は2に記載の液晶表示パネル。

【請求項4】 当該柱状スペーサは、透明電極膜を貫通して画素電極上に形成されている事を特徴とする請求項1又は2に記載の液晶表示パネル。

【請求項5】 当該柱状スペーサは、無機材料と有機材料から選択された一つの材料で形成されている事を特徴とする請求項1乃至4の何れかに記載の液晶表示パネル。

【請求項6】 当該液晶表示パネルは、カラー液晶表示パネル及びモノクロ型液晶表示パネルから選択された一つの液晶表示パネルである事を特徴とする請求項1乃至5の何れかに記載の液晶表示パネル。

【請求項7】 基板上に複数個の画素領域のそれぞれに、色層、信号電極、ゲート電極及び画素電極を形成し、その上に透明電極膜を形成した後、画素領域に設けられたコンタクトホールの少なくとも一部に、当該透明電極膜上に柱状スペーサを形成した後、当該柱状スペーサを介して、当該透明電極膜と対向して、対向共通透明電極が形成された対向基板を配置する事を特徴とする液晶表示パネルの製造方法。

【請求項8】 基板上に複数個の画素領域のそれぞれに、色層、信号電極、ゲート電極及び画素電極を形成し、画素領域に設けられたコンタクトホールの少なくとも一部に、当該透明電極膜上に柱状スペーサを形成した後、当該柱状スペーサを除く当該色層、信号電極、ゲート電極及び画素電極の上に透明電極膜を形

成し、次いで、当該柱状スペーサを介して、当該透明電極膜と対向して、対向共通透明電極が形成された対向基板を配置する事を特徴とする液晶表示パネルの製造方法。

【請求項 9】 当該柱状スペーサは、無機材料と有機材料から選択された一つの材料で形成する事を特徴とする請求項 7 又は 8 に記載の液晶表示パネルの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は液晶表示パネル及びその製造方法に関し、特に詳しくは、パネル間のギャップの精度を向上しコントラスト等の表示特性の劣化を防止した液晶表示パネル及びその製造方法に関するものである。

【0002】

【従来の技術】

従来より、液晶表示パネルは、モノクロ型及びカラー型のいずれを問わず、多方面で、情報の表示手段として活用されている。

【0003】

処で、係る液晶表示パネルに於いては、組み立てられるパネルのギャップをパネル面内で均一にすることが重要な要素の一つとなっている。

【0004】

この目的のために、通常パネルギャップを保持するためにマイクロパールと呼ばれるアクリル樹脂あるいは  $\text{SiO}_2$  などの真球状のギャップ材を TFT などが形成されたガラス基板上に散布してその後に対向側のガラス基板を貼り合わせるという手法が採用されている。

【0005】

しかしながら、この手法では、ギャップ材であるマイクロパールを表示画素内や配線上など無作為に散布するため、ガラス基板の帯電などによりマイクロパールの散布密度の分布にばらつきが発生しやすく、パネルのギャップの不均一を招く原因となっていた。また、マイクロパールはガラス基板内の凹の部分である開口部に

集まりやすく、液晶の配向性を乱し、表示におけるコントラストの低下などを招き著しく表示品位を低下させていた。

【0006】

そこで、例えば特開平10-282327号公報には、カラーフィルター上の非表示部にギャップスペーサーとして非導電性の物質を柱状に形成することが開示されている。また、特開昭60-164723には、TFT上に絶縁性の物質を柱状に形成することが開示されている。

【0007】

また、これと類似したものでは、TFT側基板の表示部配線上に同様にして絶縁性の物質を柱状に形成するものなどが開示されている。

【0008】

これらの技術は、表示領域からマイクロパルをなくし、開口部以外のTFT上あるいは配線上に相当する場所にギャップスペーサーをフォトリソグラフィ法などで一定の密度で形成しているので、カラーフィルター基板とTFT基板が独立した構造の液晶パネルでは、コントラストが向上し、スペーサーが形成される場所も比較的薄膜が形成されている場所であるのでパネル面内のギャップの精度も向上し、表示品位の向上に対して一応の効果を奏している。

【0009】

しかしながら、これら開示されている技術は、逆にTFT上に直接色層を形成するCFonTFTパネルの点において新たにパネル面内のギャップの不均一という問題をもたらしている。

【0010】

CFonTFTの技術はTFT開口部上に直接色層を形成することで、カラーフィルター基板とTFT基板の組立時の重ね合わせによるズレのために発生する開口率の低下をなくす技術であり、ガラス基板の大型化や表示面積の拡大化、表示画素の高精細化に対して有効な技術である。

【0011】

又、従来に於いては、CFonTFTはその構造上、各色層は図4に示すようにTFTの信号電極線とゲート電極線の配線上にまで形成されなければならない

## 【0012】

更には、外光による配線の金属反射光をなくすためにTFT上はもとより信号電極線とゲート電極線の配線上にブラックマトリクスが形成される。これら色層及びブラックマトリクスは、TFTや各配線に対する位置精度を考慮すると、顔料分散法、印刷法、電着法、インクジェット法などのパターン塗布形成方法が適している。

## 【0013】

しかしながら、これらのパターン塗布形成方法は、一層を形成する毎にパネル面内での膜厚のばらつきが0.1~0.2( $\mu\text{m}$ )発生してしまい、特に配線上やTFT上ではそのばらつきが大きくなる傾向にある。

## 【0014】

その為、CFonTFTパネルに於いてはTFT上や各配線上にギャップスペーサーとしての柱状スペーサー403を形成するとブラックマトリクスと色層及び柱スペーサーの塗布ばらつきが相乗してしまい、結果としてパネル面内でギャップの均一性が悪化してしまうという問題が発生していた。

## 【0015】

又、特開平4-226424号公報には、スペーサ等を使用して電子機器を組み立てる際の、当該スペーサ等をアルミニウムを主成分とする金属遮蔽層とした技術が開示されており、又特開平4-318816号公報には、カラーフィルタと対向基板との間の液晶挟持領域にスペーサを配置した液晶表示パネルに関して記載されているが、何れの公知例も、膜厚の均一な部分に柱状スペーサを配置形成する技術に関しては記載がない。

## 【0016】

## 【発明が解決しようとする課題】

従って、本発明の目的は、上記した従来技術の欠点を改良し、カラー液晶パネルを含む、液晶表示パネルに於て、パネル面内でコントラストなどの表示特性を劣化させることなく、ギャップの均一性の優れた液晶表示パネル及びその製造方法を提供することにある。



## 【0017】

## 【課題を解決するための手段】

本発明は上記した目的を達成するため、以下に記載されたような技術構成を採用するものである。即ち、本発明に係る第1の態様としては、液晶表示パネルを構成する複数個の画素部の少なくとも一部の画素に於ける透明電極側の基板上に形成された複数層の膜の膜厚のバラツキが小さい部分に柱状のスペーサを配置形成せしめた液晶表示パネルであり、又、本発明に係る第2の態様としては、基板上に複数個の画素領域のそれぞれに、色層、信号電極、ゲート電極及び画素電極を形成し、その上に透明電極膜を形成した後、画素領域に設けられたコンタクトホールの少なくとも一部に、当該透明電極膜上に柱状スペーサを形成した後、当該柱状スペーサを介して、当該透明電極膜と対向して、対向共通透明電極が形成された対向基板を配置する液晶表示パネルの製造方法である。

## 【0018】

## 【発明の実施の形態】

本発明に係る当該液晶表示パネル及び液晶表示パネルの製造方法は上記した様な技術構成を採用しているので、基板上に形成されている複数種の機能膜の数が少なく、然も常に均一な膜厚が得られるコンタクトホール部に柱状スペーサを形成したものであり、より具体的には、例えば、本発明をカラー液晶パネルに適用した場合には、当該カラー液晶パネルのTFT (Thin Film Transistor) 上にカラーフィルタを形成したパネル（以下CFTFTパネルと呼ぶ）において、信号線からの信号電圧を画素電極の透明電極（以下ITOと呼ぶ）に供給するためのコンタクトホールに、パネルのギャップを保持するためのスペーサとしての柱状の突起を設けたことにある。

## 【0019】

## 【実施例】

以下に、本発明に係る液晶表示パネル及び液晶表示パネルの製造方法の具体例を図面を参照しながら詳細に説明する。

## 【0020】

即ち、図1は、本発明に係る液晶表示パネル100の一具体例に於ける構成を

説明する部分拡大図であって、図中、液晶表示パネル 100 を構成する複数の画素部の少なくとも一部の画素 220 に於ける透明電極側の基板 216 上に形成された複数層の膜の膜厚のバラツキが小さい部分 210 に柱状のスペーサ 203 を配置形成せしめた液晶表示パネル 100 が示されている。

## 【0021】

本発明等は、上記した従来の問題点を解消する為に鋭意検討した結果、当該画素部 220、221 に於ける膜厚のバラツキが小さい部分としては、透明画素電極 205 側の透明基板 216 上に形成される、色層、ゲート電極膜層、アモルファスシリコン膜層、信号電極膜層、ブラックマトリクス膜層、画素電極膜層、絶縁膜層、オーバーコート膜層或いは透明電極膜層等が、互いに上記各膜層が複雑に組み合わされて積層され、配置される部分の中で、コンタクトホールが最も適している事を知得したものである。

## 【0022】

即ち、本発明に於いては、図 3 に示される当該液晶表示パネル 100 に於ける画素部分を部分的に拡大した図に於ける 310 で示されるコンタクトホール部分に、適宜の高さを有する当該柱状スペーサ 203 を形成したものである。

## 【0023】

尚、図 1 は、図 2 に於ける液晶表示パネル 100 の A-A 断面から見た断面図である。

## 【0024】

従って、本発明に於ける当該液晶表示パネル 100 に於いては、当該柱状スペーサ 203 を均一な高さとなる様に設計するならば、当該コンタクトホール部 210 に於ける下層膜の膜厚が、何れのコンタクトホール 210 に於いても均一で精度良く形成されているので、対向する 2 枚の基板 216 と 201 間に於けるギャップを所定の値に正確に設定する事が可能となる。

## 【0025】

又、本発明に係る当該液晶表示パネル 100 に於いては、当該柱状スペーサ 203 は、透明電極膜 205 上に形成されていても良く、場合によっては、当該柱状スペーサ 203 は、透明電極膜 205 を貫通して画素電極 217 上に形成され

ていても良い。

【0026】

更に、本発明に於て使用される当該柱状スペーサ203は、無機材料で構成されていても良く、又有機材料で構成されていても良い。

【0027】

更に、本発明に係る当該液晶表示パネル100は、カラー液晶表示パネルで有っても良く、或いは、モノクロ型液晶表示パネルで有っても良い。

【0028】

以下に本発明に係る当該液晶表示パネル100のより詳細な具体例をカラー液晶表示パネルを構成する場合を例にとりて、実施例の型式で説明する。

【0029】

即ち、図1は、図2に於けるA-A線断面を示す断面図であって、本発明によるカラー液晶表示パネル100(CFonTFT)の断面図であり、同図に示すように、信号電極214、ゲート電極212及び画素電極217とから構成された薄膜トランジスタ(TFT)218上にアモルファスシリコン(a-Si)213、カラーフィルタ207、215及びブラックマトリクス(BM)211等を露光等によってパターンニングした構成に対し、その後、コンタクトホール210内にスペーサとしての柱状の突起203を設けてた構造を有するものである。

【0030】

この柱状の突起203は、液晶パネル100の2枚の対向ガラス基板201と216の間に形成される、液晶204を挟持するギャップ219を予め定められた所定の長さに設定し、保持する役目を果たすものであり、当該薄膜トランジスタ側のガラス基板216の表面に形成される複数種の機能膜の積層膜数が比較的少なく、然も各膜が、通常の配線の形成の様にその膜厚が不均一且つ不安定でなく、安定した均一な膜厚を持つ機能膜で構成されるコンタクトホール210であって、従って、膜厚ばらつきが少ない部分に形成されるので、柱状スペーサの柱の高さが均一になり、パネル面内のギャップ精度を向上することが出来る。

【0031】

従って、パネル面内における液晶のリタデーションを均一にすることが出来、表示の品位を向上できる効果が得られる。

#### 【0032】

本発明に於ける当該柱状スペーサ203は、図3に示す様に、当該液晶表示パネル100を構成する複数の画素領域220、221・・・の全てに設けられたコンタクトホール210に設けるもので有っても良く、又必要に応じて、ランダムに選択された当該画素領域の当該コンタクトホール或いは、予め定められた位置、若しくは予め定められた数の画素間隔を於て選択された当該画素領域のコンタクトホール210のそれぞれ設ける事も望ましい。

#### 【0033】

特に、カラー液晶表示パネル100に於いては、理想的には、R画素領域、G画素領域及びB画素領域のそれぞれに均等に選択された画素領域に於ける当該コンタクトホール210に当該柱状スペーサ203を設けるもので有っても良く、又、簡便には、R画素領域、G画素領域及びB画素領域の内、何れか一つの画素領域のみを選択して、当該選択された画素領域の全部若しくは適宜選択された画素部分に当該柱状スペーサ203を設ける様にしたもので有っても良い。

#### 【0034】

つまり、図1を参照すると、本発明のTFT側ガラス基板216にはa-Si層213が形成されている。このa-Si層213上には、ブラックマトリクス211が設けられ、さらにその上にはオーバーコート206が形成されている。

#### 【0035】

またコンタクトホール部分210を介してTFT側透明電極205の下には、オーバーコート206、色層207が形成されている。

#### 【0036】

そして、これらの膜が形成されたTFT側ガラス基板216は、液晶204を介して対向側ガラス基板201と数ミクロンメートルの間隔で挟持している。

#### 【0037】

そして、本発明に従って、コンタクトホール部分210には対向側ガラス基板201とのギャップを保持するための柱状スペーサ203が数( $\mu\text{m}$ )の高さで

形成されている。この実施例で柱状スペーサ 203 は、有機材料で形成されている事も望ましく、例えば、感光性アクリル系樹脂を用いている。

【0038】

勿論、本発明に於いては、当該柱状スペーサ 203 として、無機材料で構成されたものも使用可能である。

【0039】

かかる構成においてはスペーサの高さは、TFT 側透明画素電極 205 と絶縁膜 209 と信号電極 214 及び柱状スペーサ 203 の合計となる。

【0040】

TFT 側透明画素電極 205 と絶縁膜 209 と信号電極 214 はスパッタ法などの方法で成膜され、その膜厚のばらつきはパネルの面内で数十から百数十 (Å) 以下で制御することが可能である。

【0041】

一方、柱状スペーサ 203 はスピコート法や印刷法などの方法で塗布された後に露光、現像などの方法でパターンニングされるがその膜厚ばらつきは 0.1 ~ 0.2 (μm) である。

【0042】

従って、スペーサの高さのばらつきはほとんどが柱状スペーサ 203 のばらつきと同等となり、パネル面内のギャップのばらつきを柱状スペーサ 203 のばらつきと同等とできるという効果がもたらされる。

【0043】

本発明に係る構成を有する当該液晶表示パネル 100 と従来の構成を有する液晶表示パネルとの特性値の相違を図 8 に示されたグラフを用いて、この効果をさらに説明する。

【0044】

図 8 に於けるグラフは、図 2 の B-B 面におけるパネルギャップの設定値 (中央値) からのズレ量を表したものである。

【0045】

図 8 のグラフ D より明らかな様に、従来の構成からなる液晶表示パネル 100

に於いては、当該液晶表示パネルの両端部は、固定されてはいるが、設定値よりも大幅に薄くなる傾向にあり、又その中央部は、逆に設定値よりも大幅に大きくなる様な状態を示しているが、図8のグラフCより明らかな様に、本発明にかかる当該液晶表示パネル100に於いては、パネルギャップの精度が格段に向上していることが分かる。

【0046】

本実施例の柱状スペーサ203は、例えば、以下に示す方法によって製造される。

【0047】

TFT側ガラス基板216上に、ゲート電極212からTFT側透明画素電極205まで形成したCFonTFT基板に感光性アクリル系樹脂のレジストを、スピコート法あるいは印刷法など均一な膜厚が得られる塗布方法でパネルに必要となるギャップと同等の膜厚を塗布し、60℃～120℃で仮焼成後所定のパターンが得られるマスクを用いて露光を行う。

【0048】

その後、現像を行い200℃～250℃で焼成を行うことで、所望のパターンであるコンタクトホール部分210上に柱状スペーサ203を得る。

【0049】

本発明に係る当該液晶表示パネル100に於ける他の具体例としては、図6に示す様に、TFT側透明画素電極605を形成する前に、先に当該柱状スペーサ603を塗布形成しても同様の効果が得られる。この場合は、柱状スペーサ603の断面積は、コンタクトホール部分610よりも小さく形成する。

【0050】

本実施例では感光性アクリル樹脂を用いた場合を述べたが、非感光性アクリル樹脂あるいはポリイミドなどの有機樹脂材料、ブラックマトリクスを形成するブラックレジスト、色層を形成する色レジストを用いても同様の効果が得られる。

【0051】

次に、本発明に係る当該液晶表示パネル100の別の具体例を図5を参照しながら詳細に説明する。

【 0 0 5 2 】

即ち、図 5 に示す本発明の別の具体例である当該液晶表示パネル 1 0 0 に於いては、無機材料を適応して当該柱状スペーサ 2 0 3 を形成すること様に構成されたものである。

【 0 0 5 3 】

即ち、図 5 に示す様に、T F T 側ガラス基板 5 1 6 には a - S i 層 5 1 3 が形成されている。この a - S i 層 5 1 3 上には、ブラックマトリクス 5 1 1 が設けられ、さらにその上にはオーバーコート 5 0 6 が形成されている。

【 0 0 5 4 】

またコンタクトホール部分 5 1 0 を介して T F T 側透明電極 5 0 5 の下には、オーバーコート 5 0 6、色層 5 0 7 が形成されている。

【 0 0 5 5 】

そして、これらの膜が形成された T F T 側ガラス基板 5 1 6 は、液晶 5 0 4 を介して対向側ガラス基板 5 0 1 と数ミクロンメートルの間隔で挟持している。

【 0 0 5 6 】

そして、本発明に従って、コンタクトホール部分 5 1 0 には対向側ガラス基板 5 0 1 とのギャップを保持するための柱状スペーサ 5 0 3 が数 ( $\mu$  m) の高さで形成されている。この実施例で柱状スペーサ 5 0 3 は、S i O<sub>2</sub>を用いている。

【 0 0 5 7 】

かかる構成を持つ当該液晶表示パネル 1 0 0 に於いては、当該柱状スペーサ 5 0 3 の高さは、T F T 側透明画素電極 5 0 5 と絶縁膜 5 0 9 と信号電極 5 1 4 及び柱状スペーサ 5 0 3 の合計となる。

【 0 0 5 8 】

本具体例に於いては、当該 T F T 側透明画素電極 5 0 5 と絶縁膜 5 0 9 と信号電極 5 1 4 はスパッタ法などの方法で成膜され、その膜厚のばらつきはパネルの面内で数十から百数十 (Å) 以下で制御することが可能である。

【 0 0 5 9 】

一方、当該柱状スペーサ 5 0 3 もスパッタ法などの方法で成膜された後に露光、現像などの方法でパターンニングされるがその膜厚ばらつきはパネルの面内で

数十から百数十 (Å) 以下である。

【0060】

従って、スペーサの高さのばらつきは0.1 (μm) 以下で形成することが出来、パネル面内のギャップのばらつきを柱状スペーサ503のばらつきと同等の0.1 (μm) 以下にできるという効果がもたらされる。

【0061】

つまり、図5に示された液晶表示パネル100に於いては、当該柱状スペーサ503は、以下に示す方法によって製造される。

【0062】

即ち、TFT側ガラス基板516上に、ゲート電極512からTFT側透明画素電極505まで形成したCFonTFT基板にSiO<sub>2</sub>膜を、スパッタ法あるいは真空蒸着法など均一な膜厚が得られる方法でパネルに必要となるギャップと同等の膜厚を形成し、その後露光用のレジストを塗布し所定のパターンが得られるマスクを用いて露光を行う。その後、現像、エッチングを行いレジストを剥離することで、所望のパターンであるコンタクトホール部分510上に柱状スペーサ503を得る。

【0063】

次に、本発明に係る当該液晶表示パネル100の更に別の具体例を図7に示す。

【0064】

この構成において、図7の様にTFT側透明画素電極705を形成する前に柱状スペーサ703をスパッタリング、或いは真空蒸着等の方法を使用して形成しても同様の効果が得られる。この場合は、柱状スペーサ703の断面積は、コンタクトホール部分710よりも小さく形成する。

【0065】

上記した本発明に係る当該液晶表示パネル100の具体例の説明から明らかな様に、本発明に係る当該液晶表示パネルの製造方法としては、例えば、基板上に複数の画素領域のそれぞれに、色層、信号電極、ゲート電極及び画素電極を形成し、その上に透明電極膜を形成した後、画素領域に設けられたコンタクトホー



ルの少なくとも一部に、当該透明電極膜上に柱状スペーサを形成した後、当該柱状スペーサを介して、当該透明電極膜と対向して、対向共通透明電極が形成された対向基板を配置する様に構成された液晶表示パネルの製造方法であり、又、基板上に複数の画素領域のそれぞれに、色層、信号電極、ゲート電極及び画素電極を形成し、画素領域に設けられたコンタクトホール of の少なくとも一部に、当該透明電極膜上に柱状スペーサを形成した後、当該柱状スペーサを除く当該色層、信号電極、ゲート電極及び画素電極の上に透明電極膜を形成し、次いで、当該柱状スペーサを介して、当該透明電極膜と対向して、対向共通透明電極が形成された対向基板を配置する様に構成された液晶表示パネルの製造方法である。

#### 【0066】

##### 【発明の効果】

本発明に係る当該液晶表示パネル及び液晶表示パネルの製造方法は、上記した様な技術構成を採用しているので、カラー液晶パネルを含む、液晶表示パネルに於て、パネル面内でコントラストなどの表示特性を劣化させることなく、ギャップの均一性の優れた液晶表示パネル及びその製造方法が提供される。

##### 【図面の簡単な説明】

##### 【図1】

図1は、本発明に係る液晶表示パネルの一具体例に於ける構成を示す断面図である。

##### 【図2】

図2は、本発明に係る液晶表示パネルの概要をしめす斜視図である。

##### 【図3】

図3は、本発明にかかる液晶表示パネルの画素領域の例を示す平面図である。

##### 【図4】

図4は、従来に於ける液晶表示パネルの構成例を示す断面図である。

##### 【図5】

図5は、本発明に係る液晶表示パネルの他の具体例の構成を示す断面である。

##### 【図6】

図6は、本発明に係る液晶表示パネルの別の具体例の構成を示す断面である。

【図 7】

図 7 は、本発明に係る液晶表示パネルの更に別の具体例の構成を示す断面である。

【図 8】

図 8 は、本発明に係る液晶表示パネルと従来の液晶表示パネルとの特性値を比較したグラフである。

【符号の説明】

100…液晶表示パネル

220、221…画素領域、画素部分

216、516、616…透明電極側の基板

210、310、510、610…膜厚のバラツキが小さい部分、コンタクトホール

205、305、505、605…透明画素電極

203、303、403、503、603…柱状スペーサ

201、501、701…対向側基板

217、517、617、717…画素電極

214、314、514、614、714…信号電極

212、312、513、613、713…ゲート電極

218、316、518、618、718…薄膜トランジスタ (TFT)

213…アモルファスシリコン (a-Si)

207、215…カラーフィルタ

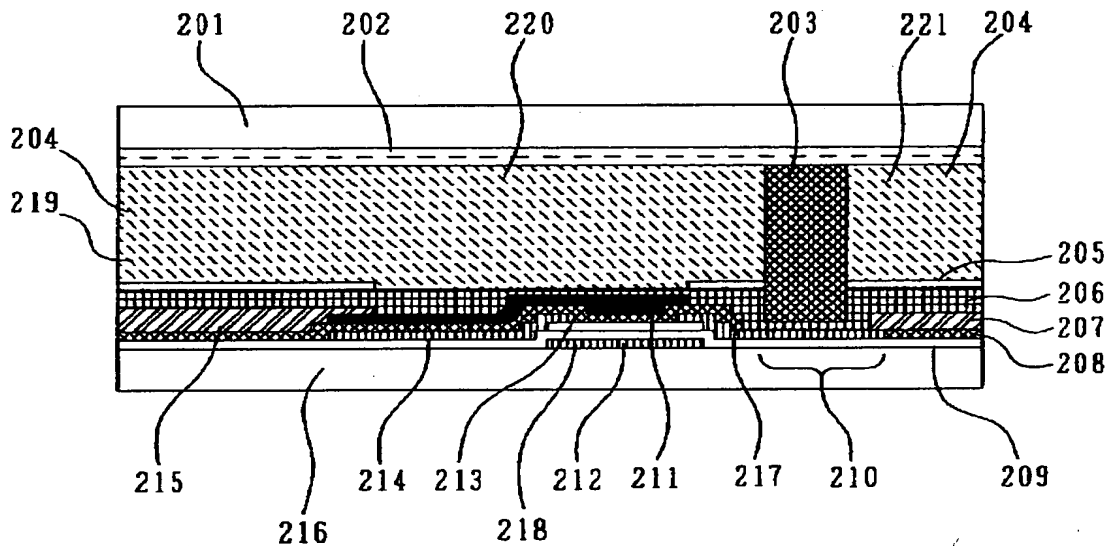
211、311…ブラックマトリクス (BM)

204…液晶

【書類名】 図面

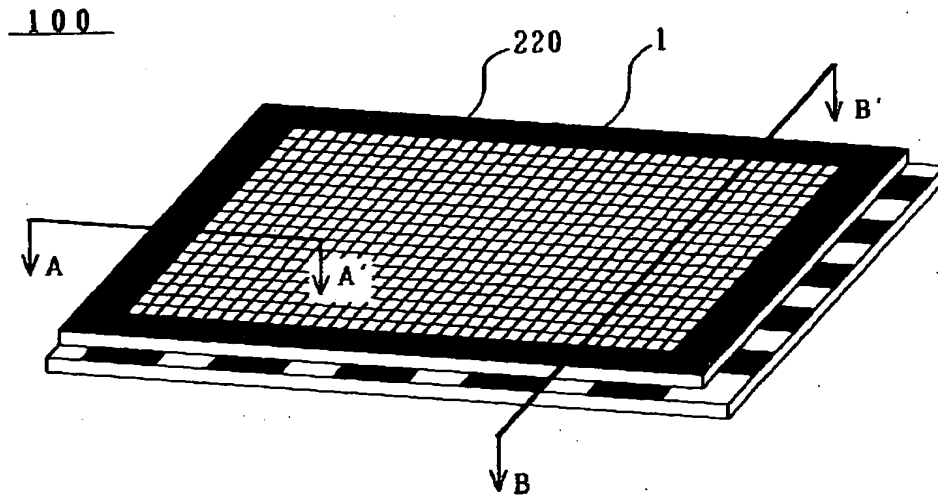
【図 1】

100

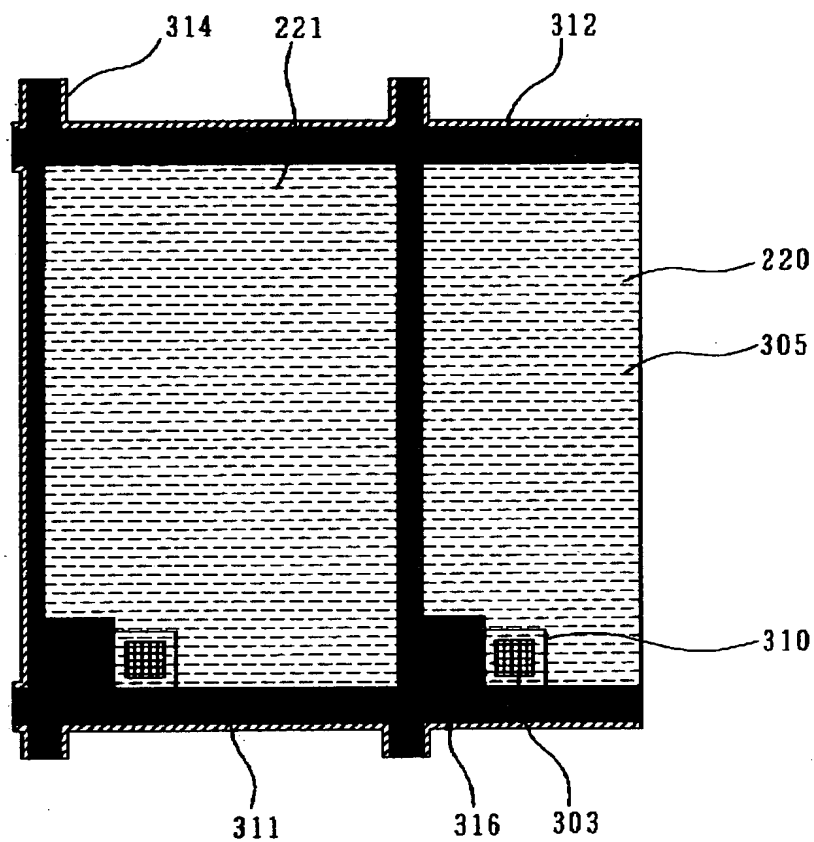


- |                            |                             |
|----------------------------|-----------------------------|
| 201: 対向側ガラス基板              | 209: 絶縁膜 ( $\text{SiO}_2$ ) |
| 202: 対向側透明共通電極             | 210: コンタクトホール部分             |
| 203: 柱スペーサ                 | 211: ブラックマトリクス              |
| 204: 液晶                    | 212: ゲート電極                  |
| 205: TFT側透明画素電極            | 213: a-Si層                  |
| 206: オーバーコート               | 214: 信号電極                   |
| 207: 色層 (緑)                | 215: 色層 (赤)                 |
| 208: 絶縁膜 ( $\text{SiNx}$ ) | 216: TFT側ガラス基板              |

【図2】



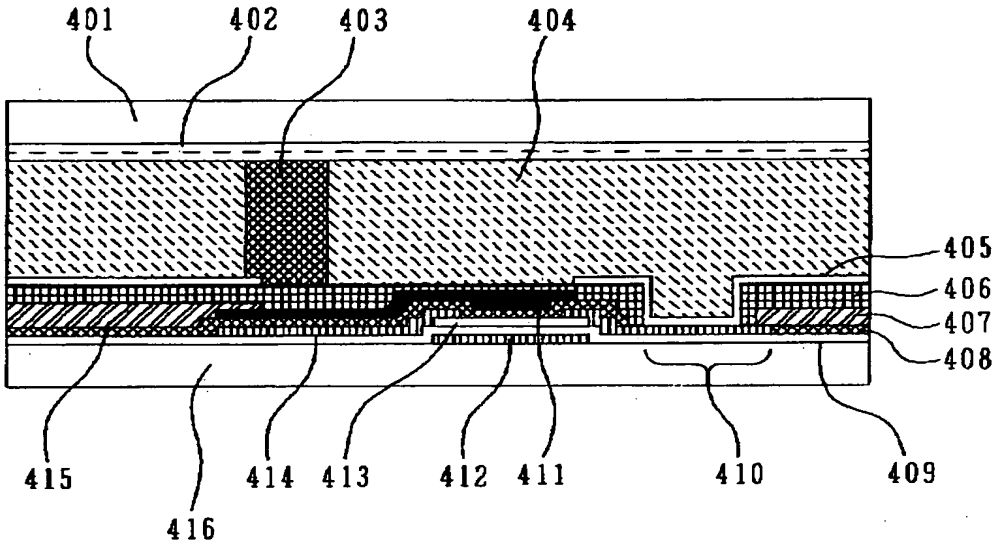
【図 3】



- 303 : 柱状スペーサ
- 305 : TFT側透明画素電極
- 310 : コンタクトホール部分
- 311 : ブラックマトリクス
- 312 : ゲート電極
- 314 : 信号電極
- 316 : TFT部分

【図4】

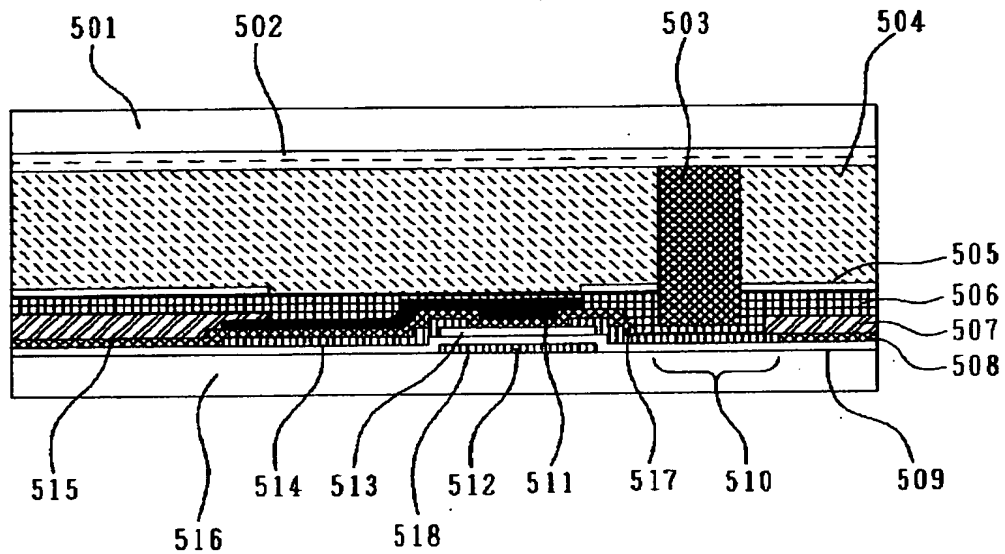
100



- |                            |                             |
|----------------------------|-----------------------------|
| 401: 対向側ガラス基板              | 409: 絶縁膜 ( $\text{SiO}_2$ ) |
| 402: 対向側透明共通電極             | 410: コンタクトホール部分             |
| 403: 柱スペーサ                 | 411: ブラックマトリクス              |
| 404: 液晶                    | 412: ゲート電極                  |
| 405: TFT側透明画素電極            | 413: a-Si層                  |
| 406: オーバーコート               | 414: 信号電極                   |
| 407: 色層 (緑)                | 415: 色層 (赤)                 |
| 408: 絶縁膜 ( $\text{SiNx}$ ) | 416: TFT側ガラス基板              |

【図5】

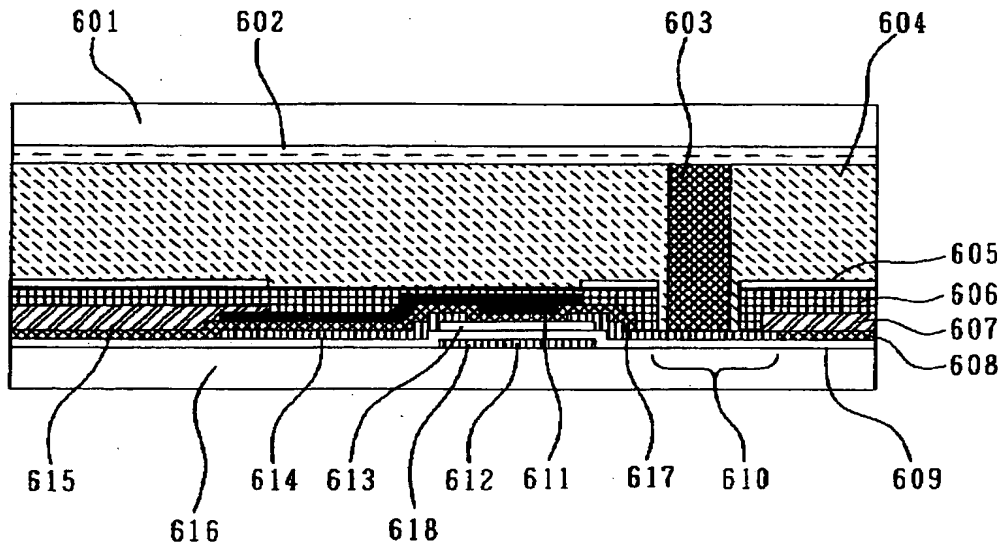
100



- |                            |                             |
|----------------------------|-----------------------------|
| 501: 対向側ガラス基板              | 509: 絶縁膜 ( $\text{SiO}_2$ ) |
| 502: 対向側透明共通電極             | 510: コンタクトホール部分             |
| 503: 柱スペーサ                 | 511: ブラックマトリクス              |
| 504: 液晶                    | 512: ゲート電極                  |
| 505: TFT側透明画素電極            | 513: a-Si層                  |
| 506: オーバーコート               | 514: 信号電極                   |
| 507: 色層 (緑)                | 515: 色層 (赤)                 |
| 508: 絶縁膜 ( $\text{SiNx}$ ) | 516: TFT側ガラス基板              |

【図6】

100

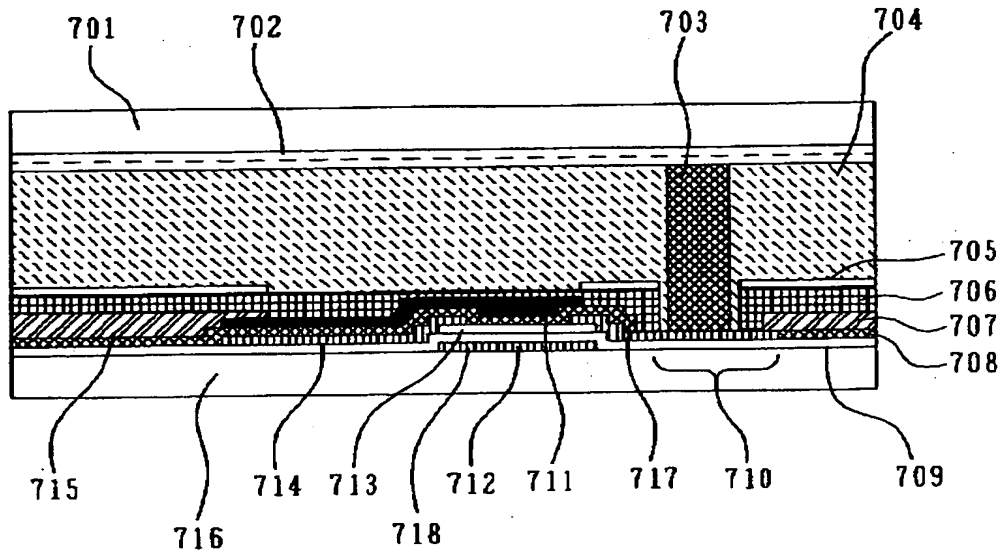


- |                            |                             |
|----------------------------|-----------------------------|
| 601: 対向側ガラス基板              | 609: 絶縁膜 ( $\text{SiO}_2$ ) |
| 602: 対向側透明共通電極             | 610: コンタクトホール部分             |
| 603: 柱スペーサ                 | 611: ブラックマトリクス              |
| 604: 液晶                    | 612: ゲート電極                  |
| 605: TFT側透明画素電極            | 613: a-Si層                  |
| 606: オーバーコート               | 614: 信号電極                   |
| 607: 色層 (緑)                | 615: 色層 (赤)                 |
| 608: 絶縁膜 ( $\text{SiNx}$ ) | 616: TFT側ガラス基板              |



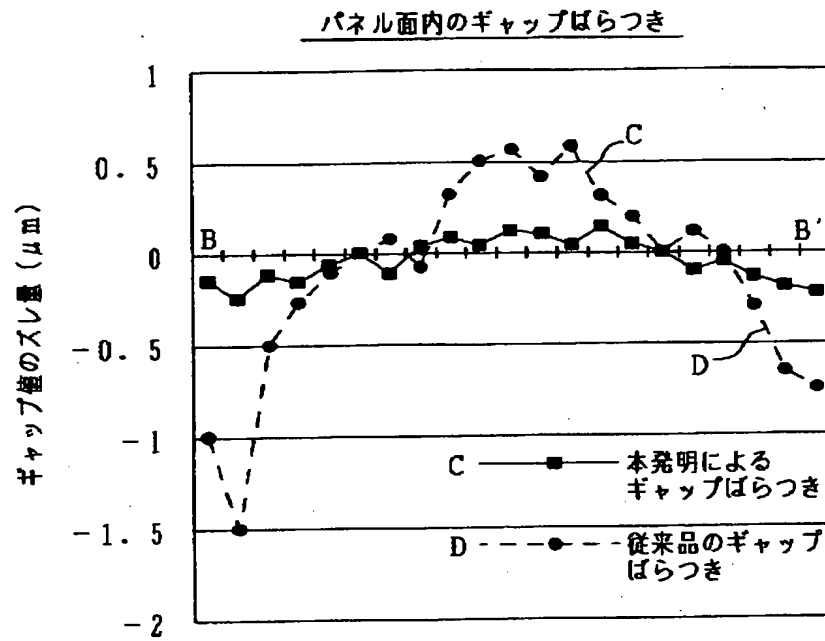
【図7】

100



- |                            |                             |
|----------------------------|-----------------------------|
| 701: 対向側ガラス基板              | 709: 絶縁膜 ( $\text{SiO}_2$ ) |
| 702: 対向側透明共通電極             | 710: コンタクトホール部分             |
| 703: 柱スペーサ                 | 711: ブラックマトリクス              |
| 704: 液晶                    | 712: ゲート電極                  |
| 705: TFT側透明画素電極            | 713: a-Si層                  |
| 706: オーバーコート               | 714: 信号電極                   |
| 707: 色層 (緑)                | 715: 色層 (赤)                 |
| 708: 絶縁膜 ( $\text{SiNx}$ ) | 716: TFT側ガラス基板              |

【図 8】



【書類名】 要約書

【要約】

【課題】 パネル面内でコントラストなどの表示特性を劣化させることなく、ギャップの均一性の優れた液晶表示パネル及びその製造方法を提供する。

【解決手段】 液晶表示パネル 1 0 0 を構成する複数個の画素部の少なくとも一部の画素 2 2 0 に於ける透明電極側の基板 2 1 6 上に形成された複数層の膜の膜厚のバラツキが小さい部分 2 1 0 に柱状のスペーサ 2 0 3 を配置形成せしめた液晶表示パネル 1 0 0。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号

[000004237]

1. 変更年月日	1990年 8月29日
[変更理由]	新規登録
住 所	東京都港区芝五丁目7番1号
氏 名	日本電気株式会社